

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 62-092587

(43)Date of publication of application : 28.04.1987

(51)Int.Cl.

H04N 5/335

H04N 9/07

(21)Application number : 60-229961

(71)Applicant : HITACHI LTD

(22)Date of filing : 17.10.1985

(72)Inventor : KINUGASA TOSHIRO

IMAIDE TAKUYA

NISHIMURA RYUSHI

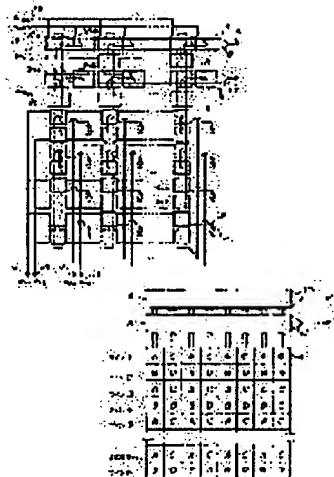
NODA MASARU

## (54) SOLID-STATE IMAGE PICKUP DEVICE

## (57)Abstract:

PURPOSE: To remove the color flicker accompanying the gain difference between the horizontal output parts and to improve the picture quality of the reproducing picture by transferring always the signal charge of the photoelectric transducer of the same spectral sensitivity at the same horizontal CCD by respective fields.

CONSTITUTION: A photodiode (PD)1 is arranged two-dimensionally in the horizontal and vertical directions, and color filters A~D are respectively provided. To a PD1, an MOS switch 2 is connected, and a vertical CCD3 is arranged for the column of the PD1 in the vertical direction. In the odd field and the even field, the signal charge of the odd number line is transferred at a horizontal CCD4, the signal charge of the even number line is transferred respectively, and thus, an (A+C) signal is obtained to an output terminal 6 and a (B+D) signal is obtained to an output terminal 7. Consequently, A, B, C and D signals are obtained from determined output parts 10 and 11, even when the gain difference exists at the output parts 10 and 11, the difference will not occur at the color reproducibility of the chrominance signals between odd and even fields, the occurrence of the color flicker is eliminated and the picture quality can be improved.

<http://www19.ipdl.inpit.go.jp/PA1/result/detail/main/wAAA93aaXtDA362092587P1.htm>

4/11/2007

---

## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

<http://www19.ipdl.inpit.go.jp/PA1/result/detail/main/wAAA93aaXtDA362092587P1.htm> 4/11/2007

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑪ 公開特許公報(A)

昭62-92587

⑫ Int. Cl.<sup>4</sup>

識別記号

庁内整理番号

⑬ 公開 昭和62年(1987)4月28日

H 04 N 5/335  
9/07F-8420-5C  
A-8321-5C

審査請求 未請求 発明の数 1 (全13頁)

⑭ 発明の名称 固体撮像装置

⑮ 特 願 昭60-229961

⑯ 出 願 昭60(1985)10月17日

⑰ 発 明 者 衣 笠 敏 郎 横浜市戸塚区吉田町292番地 株式会社日立製作所家電研究所内

⑱ 発 明 者 今 出 宅 哉 横浜市戸塚区吉田町292番地 株式会社日立製作所家電研究所内

⑲ 発 明 者 西 村 龍 志 横浜市戸塚区吉田町292番地 株式会社日立製作所家電研究所内

⑳ 発 明 者 野 田 勝 横浜市戸塚区吉田町292番地 株式会社日立製作所家電研究所内

㉑ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

㉒ 代 理 人 弁理士 武 願次郎 外1名

## 明 細 書

## 1. 発明の名称

固体撮像装置

## 2. 特許請求の範囲

水平、垂直方向に2次元的に配列され受光によつて信号電荷を生ずる複数個の光電変換素子と、水平方向の該光電変換素子の列をラインとし夫々が1ラインずつ該信号電荷を水平方向に転送する2個の電荷転送素子とを備え、1つおきのラインと他の1つおきのラインとて該光電変換素子の分光感度が異なり、かつ、隣接する2ラインの信号電荷を別々の該電荷転送素子で同時に転送するとともに、該電荷転送素子で信号電荷が転送される2ラインの組み合わせをフィールド毎に異ならせるようにした固体撮像装置において、全てのフィールドで一方の該電荷転送素子が同じ一方の1つおきのラインの信号電荷を転送し他方の該電荷転送素子が同じ他方の1つおきのラインの信号電荷を転送すべく該電荷転送素子に信号電荷を供給する手段を設け、同じ分光感度の該光電変換素子か

らの信号電荷を転送する該電荷転送素子を同一としたことを特徴とする固体撮像装置。

## 3. 発明の詳細な説明

(発明の利用分野)

本発明は、カラービデオカメラなどに用いて好適な固体撮像装置に係わり、特に、複数個の電荷転送素子によつて2ラインの信号電荷を同時に水平方向に転送する2ライン同時読出しの固体撮像装置に関する。

(発明の背景)

従来、受光面上水平、垂直方向に2次元的に配列された多数の光電変換素子と、垂直掃線期間中にこれら光電変換素子から同時に信号電荷が転送され、水平掃線期間毎に1ステージずつこれら信号電荷を垂直方向に転送する複数個の電荷転送素子と、水平方向の光電変換素子の列をラインとし、これら電荷転送素子から1ライン分ずつ信号電荷が供給されてこれらを同時に水平方向に転送する2個の電荷転送素子とを具備し、2ラインずつ同時に信号電荷を読み出すようにした固体撮像装置が

## 特開昭62-92587(2)

知られている。この場合、電荷転送素子としては、通常CCDが用いられ、光電変換素子はホトダイオードである。以下、水平方向に信号電荷を転送する電荷転送素子を水平CCD、垂直方向に信号電荷を転送する電荷転送素子を垂直CCDと呼ぶことにする。

かかる固体撮像装置は、光電変換素子毎に所定の色フィルタを設けて夫々に所定の分光感度をもたせることにより、色信号を得るようにすることができる。その一例が特開昭59-169278号公報に開示されており、固体撮像装置特有の現象であるスミアを視覚的に軽減する手段が講じられている。

しかしながら、かかる2ライン同時読出しの固体撮像装置においては、2個の水平CCDを用いることから、色フリツカが生じて色再現性が劣るという問題があつた。以下、かかる問題を第1図によつて説明する。

同図において、夫々に所定の色フィルタが設けられた光電変換素子1が水平方向（図面上横方向）、

垂直方向（同じく縦方向）に2次的に配列されている。ここで、A、B、C、Dは夫々異なる色フィルタを被覆している。水平方向の光電変換素子1の列をラインと呼ぶとすると、図示するように、奇数番目のラインでは、色フィルタAが設けられた光電変換素子1と色フィルタCが設けられた光電変換素子1とが交互に配列され、偶数番目のラインでは、色フィルタBが設けられた光電変換素子1と色フィルタDが設けられた光電変換素子1とが交互に配列されている。

このように配列された光電変換素子1から信号電荷を読み出す場合には、水平帰線期間内でライン1の信号電荷を同時に水平CCD4に転送してライン2の信号電荷を同時に水平CCD5に転送し、次いで、次の水平走査期間内で水平CCD4、5の信号電荷を順次水平方向に転送する。

次には、ライン3とライン4とについて同様の信号電荷の読み出しが行なわれ、以下同様にして2ラインずつの信号電荷の読み出しが行なわれる。そして、ライン(n-1)とラインnとの信号電

荷の読み出しが完了すると、1フィールドにおける信号電荷の読み出しが完了する。

そこで、このフィールドにおいては、水平CCD4から出力端子6に出力される信号は、奇数番目のラインから読み出された信号電荷からなり、色フィルタA、B、C、Dが設けられた光電変換素子1の信号電荷を夫々A、B、C、D電荷と変わると、A電荷とC電荷とが交互に配列されてなる信号である。また、水平CCD5から出力端子6に出力される信号は、偶数番目のラインから読み出されたB電荷とD電荷とが交互に配列されてなる信号である。ここで、A、B、C、D電荷からなる信号を夫々A、B、C、D信号とすると、出力端子6には、A信号とC信号とが混合された(A+C)信号が得られ、出力端子7には、B信号とD信号とが混合された(B+D)信号が得られることになる。

これらの信号は図示しない処理回路に供給されて、A、B、C、D信号が分離された後、所定の信号どおしが加算されて輝度信号や原色信号（あ

るいは色差信号）が生成される。

次のフィールドでは、水平CCD4、5で水平方向に同時に転送する2ラインの組み合わせが変えられる。すなわち、まず、ライン1の信号電荷が水平CCD5に送られて水平方向に転送される。これによつて、出力端子7には(A+C)信号が得られる。次の水平期間（=水平帰線期間+水平走査期間）では、ライン2の信号電荷が水平CCD4で、ライン3の信号電荷が水平CCD5で同時に転送される。以下、同様にして、2ラインずつ水平CCD4、5で水平方向に転送される。

これにより、出力端子6には(B+D)信号が得られ、出力端子7には(A+C)信号が得られる。

そこで、かかる信号電荷読出し動作によると、たとえば、奇フィールドで出力端子6に(A+C)信号、出力端子7に(B+D)信号が夫々得られるとき、偶フィールドでは、逆に出力端子6に(B+D)信号が得られ、出力端子7に(A+C)信号が得られることになり、各出力端子6、7に

## 特開明62-92587(3)

は、フィールド毎に異なる分光感度の光電変換素子1の信号電荷による信号が得られることになる。

一方、たとえば、特開明59-169281号公報に開示されるように、水平CCD4、5の出力部10、11には、一般に、ソースホロウ回路が用いられ、水平CCD4、5で転送されてきた信号電荷を電圧に変換するようにしている。ところで、かかるソースホロウ回路では、半導体製造プロセス上の要因（たとえば、マスクずれ、半導体基板の不均一性など）により、その入力部の容量、それに用いるMOSトランジスタのしきい値電圧（ $V_t$ ）、相互コンダクタンス（ $g_m$ ）にバラツキが生じ、このために、水平CCD4、5の出力部10、11にゲインの差異が生ずることになる。

そこで、上記のように、奇フィールドで、水平CCD4の出力部10から出力端子6に（ $A+C$ ）信号が、水平CCD5の出力部11から出力端子7に（ $B+D$ ）信号が夫々得られ、次の偶フィールドで、これとは逆に、水平CCD4の出力部10

から出力端子6に（ $B+D$ ）信号が、水平CCD5の出力部11から出力端子7に（ $A+C$ ）信号が得られると、 $A$ 、 $B$ 、 $C$ 、 $D$ 信号は夫々フィールド毎に異なるゲインの出力部10、11を交互に通過することになる。このために、いま、出力部10、11のゲインを夫々 $\alpha$ 、 $\beta$ とすると、これら $A$ 、 $B$ 、 $C$ 、 $D$ 信号から生成されるたとえば $R$ （赤色）信号の信号量は、奇フィールドで $\alpha R$ とすると、偶フィールドで $\beta R$ となり、フィールド毎に異なることになる。

これは、生成される他の原色信号あるいは色差信号についても同様であり、この結果、フィールド毎に色再現性が異なつて、いわゆる色フリツカが生じ、再生画像の画質を劣化させることになる。

## 〔発明の目的〕

本発明の目的は、上記従来技術の問題点を解消し、水平CCD出力部間のゲイン差に伴う色フリツカを除き、再生画像の画質向上を達成できるようにした固体撮像装置を提供するにある。

## 〔発明の概要〕

この目的を達成するために、本発明は、各フィールドで同じ水平CCDでは常に同じ分光感度の光電変換素子の信号電荷が転送されるようにした点に特徴がある。

## 〔発明の実施例〕

以下、本発明の実施例を図面によつて説明する。

第1図は本発明による固体撮像装置の一実施例を示す構成図であつて、1はホトダイオード、2はMOSスイッチ、3は垂直CCD、4、5は水平CCD、6、7は出力端子、8、9は転送ゲート、10、11は出力部、12～19は入力端子である。

同図において、ホトダイオード1が水平、垂直方向に2次元的に配列されており、夫々に、第11図に示したように、色フィルタが設けられている。各ホトダイオード1にはMOSスイッチ2が接続されている。垂直方向のホトダイオード1の列毎に垂直CCD3が配置されている。垂直CCD3の1つおきのステージ $S_{vi}$ には、同じホトダイオード1の列のMOSスイッチ2が接続されている。

1つおきのラインのMOSスイッチ2は入力端子12からの“H”（高レベル）の転送パルス $\phi_{12}$ によつて制御され、他の1つおきのMOSスイッチ2は入力端子13からの“H”の転送パルス $\phi_{13}$ によつて制御される。また、各垂直CCD3のMOSスイッチ2が接続された1つおきのステージ $S_{vi}$ には、入力端子14から“L”（低レベル）のクロック $\phi_{14}$ が、MOSスイッチ2が接続されていない他の1つおきのステージ $S_{vi}$ には、入力端子15から“H”のクロック $\phi_{15}$ が夫々同時に供給される。

各垂直CCD3の終段のステージ $S_{vi}$ は転送ゲート9を介して水平CCD5の1つおきのステージ $S_{hi}$ に接続され、さらに、これらステージ $S_{hi}$ は夫々転送ゲート8を介して水平CCD4の1つおきのステージ $S_{hi}$ に接続されている。転送ゲート9には、入力端子16から“H”の転送パルス $\phi_{16}$ が供給され、転送ゲート8には、入力端子17から“H”の転送パルス $\phi_{17}$ が供給される。また、水平CCD4、5の1つおきのステージ

## 特開昭62-92587(4)

S<sub>1n</sub>, S<sub>2n</sub>には、入力端子18から“L”のクロックφ<sub>1n</sub>が供給され、他の1つおきのステージS<sub>1n</sub>, S<sub>2n</sub>には、入力端子19から“H”のクロックφ<sub>2n</sub>が供給される。

ここで、各ホトダイオード1には、第11図に示した配列となるように、色フィルタA、B、C、Dが設けられるものとし、各ホトダイオード1を位置別に、かつ設けられた色フィルタ別に区別すると、第2図のように示される。なお、第2図において、A<sub>1</sub>は色フィルタAが設けられたライン1の1番目のホトダイオードであり、以下、

B<sub>1</sub>, C<sub>1</sub>, D<sub>1</sub>についても同様である。また、ホトダイオード1で生じた信号電荷も、説明を簡明にするために、同じ符号のA<sub>1</sub>などで表わすことにする。

次に、第3図および第4図を用いてこの実施例の動作を説明する。

一方のフィールド（ここでは、奇フィールドとする）においては、垂直帰線期間で入力端子12から“H”の転送バルスφ<sub>1n</sub>が供給され、1つお

きのライン（ここでは、奇数番目のラインとする）のMOSスイッチ2がオンする。これにより、これらラインのホトダイオード1から夫々の対応する垂直CCD3のステージS<sub>1n</sub>に信号電荷が転送される。かかる動作に伴う時刻t<sub>1</sub>でのn番目の垂直CCD3についてみると、第4図(a)に示す状態となる。

なお、n番目の垂直CCD3における信号電荷を代表とし、奇数番目のラインの信号電荷をA<sub>1</sub>, A<sub>2</sub>, …、偶数番目のラインの信号電荷をB<sub>1</sub>, B<sub>2</sub>, …として説明する。

次に、入力端子13から“H”の転送バルスφ<sub>2n</sub>が供給され、偶数番目のラインのMOSスイッチ2がオンする。これにより、垂直CCD3のステージS<sub>2n</sub>の他の1つおきにこれらラインの信号電荷が転送される。したがって、この動作に伴う時刻t<sub>2</sub>では、第4図(b)に示すように、垂直CCD3には、終段のステージS<sub>2n</sub>からA<sub>1</sub>, B<sub>1</sub>, A<sub>2</sub>, …の順で信号電荷がステージS<sub>2n</sub>に蓄えられる。

このときには、入力端子16から“H”の転送バルスφ<sub>3n</sub>が供給されており、転送ゲート9は低ポテンシャルでオン状態にある。

かかる状態で垂直帰線期間が終り、水平帰線期間内で入力端子14に“L”のクロックφ<sub>1n</sub>が、入力端子15に“H”のクロックφ<sub>2n</sub>が夫々供給される。これにより、各垂直CCD3のステージS<sub>1n</sub>のポテンシャルは上昇してステージS<sub>2n</sub>のポテンシャルは下降するから、その終段のステージS<sub>2n</sub>のA<sub>1</sub>電荷は夫々転送ゲート9を介して水平CCD5のステージS<sub>2n</sub>に転送され、それ以外のステージS<sub>1n</sub>の信号電荷は夫々次段のステージS<sub>2n</sub>に転送される。したがって、水平CCD5のステージS<sub>2n</sub>には、ライン1のA<sub>1</sub>電荷が蓄えられることになる。次いでクロックφ<sub>1n</sub>, φ<sub>2n</sub>がなくなると、ステージS<sub>2n</sub>のポテンシャルが下降してステージS<sub>1n</sub>のポテンシャルが上昇し、これによつて、各ステージS<sub>1n</sub>の信号電荷は次段のステージS<sub>2n</sub>に転送される。これとともに、入力端子17から“H”の転送バルスφ<sub>3n</sub>が、入力端子18

から“L”のクロックφ<sub>1n</sub>が供給され、これにより、水平CCD4、5のステージS<sub>1n</sub>, S<sub>2n</sub>のポテンシャルが上昇する。この場合、水平CCD4のステージS<sub>1n</sub>の上昇したポテンシャルは転送ゲート8の下降したポテンシャルよりも低くなるように構成されており、これによつて、水平CCD5のステージS<sub>2n</sub>に蓄えられていたライン1のA<sub>1</sub>電荷が転送ゲート8を介して水平CCD4のステージS<sub>1n</sub>に転送される。

かかる信号電荷の転送が終ると、クロックφ<sub>1n</sub>と転送バルスφ<sub>3n</sub>がなくなり、水平CCD4のステージS<sub>1n</sub>のポテンシャルが下降して転送ゲート8のポテンシャルが上昇し、水平CCD4、5間転送ゲート8によつて隔離される。これとともに、入力端子14から“L”のクロックφ<sub>1n</sub>が、入力端子15から“H”のクロックφ<sub>2n</sub>が夫々供給され、各垂直CCD3のステージS<sub>1n</sub>のポテンシャルが上昇してステージS<sub>2n</sub>のポテンシャルが下降する。これにより、垂直CCD3の終段ステージS<sub>2n</sub>に蓄えられているライン2のB<sub>1</sub>電荷は

## 特開昭62-92587(5)

転送ゲート9を介して水平CCD5のステージ $S_{n+1}$ に転送され、他のステージ $S_{n+1}$ に蓄えられているライン3以下の信号電荷は次段のステージ $S_{n+1}$ に転送される。そして、これらクロック $\phi_{n+1}$ 、 $\phi_{n+2}$ がなくなると、垂直CCD3のステージ $S_{n+1}$ のポテンシャルが下降してステージ $S_{n+1}$ のポテンシャルが上昇し、ステージ $S_{n+1}$ の信号電荷がステージ $S_{n+1}$ に転送される。

このようにして、水平掃線期間内に水平CCD4にはライン1の $A_{n+1}$ 電荷が蓄えられ、水平CCD5には次のライン2の $B_{n+1}$ 電荷が蓄えられる。その後、入力端子16からの“H”の転送パルス $\phi_{n+1}$ がなくなつて転送ゲート9はポテンシャルが上昇してオンとなり、水平CCD5と各垂直CCD3との間が隔離される。

以上の動作は水平掃線期間で行なわれ、第4図回に示すように、時刻 $t_1$ では、水平CCD4の $n$ 番目のステージ $S'_{n+1}$ には、ライン1の $A_{n+1}$ 電荷が蓄えられ、水平CCD5の $n$ 番目のステージ $S_{n+1}$ には、ライン2の $B_{n+1}$ 電荷が蓄えられる。

目のラインのMOSスイッチ2がオンする。これにより、奇数番目のラインのホトダイオード1の信号電荷が垂直CCD3のステージ $S_{n+1}$ に転送される。この動作に伴う時刻 $t_1$ での状態を第4図回に示す。

次に、入力端子14、15からクロック $\phi_{n+1}$ 、 $\phi_{n+2}$ が供給されることにより、先に説明したように、垂直CCD3の終段ステージ $S_{n+1}$ のライン1の $A_{n+1}$ 電荷は水平CCD5のステージ $S_{n+1}$ に転送されるとともに、ライン3以降の信号電荷は次のステージ $S_{n+1}$ に転送される。かかる状態で入力端子17から転送パルス $\phi_{n+1}$ が供給されて転送ゲート8がオンし、入力端子18からクロック $\phi_{n+1}$ が供給されて、水平CCD5のライン1の $A_{n+1}$ 電荷が水平CCD4のステージ $S'_{n+1}$ に転送される。そして、入力端子14、15からクロック $\phi_{n+1}$ 、 $\phi_{n+2}$ が供給され、これによつて垂直CCD3の信号電荷は夫々次のステージ $S_{n+1}$ に転送される。しかる後、入力端子16からの転送パルス $\phi_{n+1}$ がなくなつて転送ゲート9はオフする。

次いで、1水平走査期間にわたつて入力端子18、19からクロック $\phi_{n+1}$ 、 $\phi_{n+2}$ が所定の周期で同時に供給され、水平CCD4、5内で信号電荷が1ステージずつ順次水平方向に転送される。これにより、出力部10から出力端子6にライン1の信号電荷による $(A+C)$ 信号が得られ、出力部11から出力端子7にライン2の信号電荷による $(B+D)$ 信号が得られる。

次の水平掃線期間では、同様にして、ライン3の $A_{n+1}$ 電荷が水平CCD4に、ライン4の $B_{n+1}$ 電荷が水平CCD5に夫々転送され、水平走査期間で夫々水平方向に転送される。このようにして、2ラインずつ信号電荷の読み出しが行なわれ、出力端子6には $(A+C)$ 信号が、出力端子7には $(B+D)$ 信号が夫々得られる。

垂直CCD3の全ての信号電荷が読み出され、次の偶フィールドの垂直掃線期間に入ると、入力端子16から“H”の転送パルス $\phi_{n+1}$ が供給されて転送ゲート9がオンし、この状態で入力端子12から“H”の転送パルス $\phi_{n+1}$ が供給されて奇数番

以上の動作の後の時刻 $t_1$ では、第4図回に示すように、垂直CCD3の終段ステージ $S_{n+1}$ には、ライン3の $A_{n+1}$ 電荷が蓄えられ、ライン5以後の奇数番目のラインの信号電荷が1つおきのステージ $S_{n+1}$ に蓄えられた状態となる。

次に、入力端子18、19からクロック $\phi_{n+1}$ 、 $\phi_{n+2}$ が所定の周期で同時に供給され、水平CCD4内でライン1の $A_{n+1}$ 電荷が水平方向に転送される。これにより、出力端子6にライン1の信号電荷による $(A+C)$ 信号が得られる。

かかる水平方向の転送が終ると、入力端子16から転送パルス $\phi_{n+1}$ が供給され、転送ゲート9はオンする。この状態で入力端子13から転送パルス $\phi_{n+1}$ が供給されて偶数番目のラインのMOSスイッチ2がオンする。したがつて、偶数番目のラインのホトダイオード1の信号電荷が垂直CCD3の空いているステージ $S_{n+1}$ に転送される。

このときの時刻 $t_1$ での状態を第4図に(II)に示す。同図から明らかなように、ライン2以降では、2ライン毎に垂直CCD3での順序が逆転してい

## 特開昭62-92587(6)

る。

以上の動作が垂直掃線期間内で行なわれるが、次に、水平掃線期間では、入力端子14、15からクロック $\phi_{va}$ 、 $\phi_{vb}$ が供給され、垂直CCD3の終端ステージ $S_{va}$ におけるライン3の $A_{3a}$ 電荷が転送ゲート9を介して水平CCD5のステージ $S_{5a}$ に転送されるとともに、他のステージ $S_{va}$ における他のラインの信号電荷は次のステージ $S_{va}$ に転送される。これによつてライン2の $B_{2a}$ 電荷が垂直CCD3の終端ステージ $S_{va}$ に蓄えられる。

次に、入力端子17から転送パルス $\phi_{ra}$ が供給されて転送ゲート8がオンし、また、入力端子18からクロック $\phi_{ra}$ が供給される。これにより、水平CCD5のステージ $S_{5a}$ に蓄えられているライン3の $A_{3a}$ 電荷は水平CCD4のステージ $S'_{4a}$ に転送される。そして、入力端子14、15からクロック $\phi_{va}$ 、 $\phi_{vb}$ が再び供給され、垂直CCD3の終端のステージ $S_{va}$ に蓄えられているライン2の $B_{2a}$ 電荷が水平CCD5のステージ $S_{5a}$ に転送される。これとともに、垂直CCD3の他のス

テージ $S_{va}$ の信号電荷は次のステージ $S_{va}$ に転送され、終端のステージ $S_{va}$ には、ライン5の $A_{5a}$ 電荷が蓄えられる。

以上の動作が水平掃線期間内で行なわれ、これに伴う時刻 $t_1$ での状態は第4図例に示すようになる。そして、入力端子18、19からクロック $\phi_{ra}$ 、 $\phi_{rb}$ が順次供給されることにより、水平CCD4ではライン3の $A_{3a}$ 電荷が、水平CCD5ではライン2の $B_{2a}$ 電荷が夫々水平方向に転送される。以下同様にして、各水平走査期間毎に2ラインずつ信号電荷が水平CCD4、5によつて水平方向に転送される。

以上の動作によると、偶フィールドにおいても、水平CCD4では奇数番目のラインの信号電荷が、また、水平CCD5では偶数番目のラインの信号電荷が夫々転送され、これによつて、出力端子6に $(A+C)$ 信号が、出力端子7に $(B+D)$ 信号が夫々得られることになる。

したがつて、奇フィールド、偶フィールドにかかわらず、常に、 $(A+C)$ 信号が水平CCD4

の出力部10から得られ、 $(B+D)$ 信号が水平CCD5の出力部11から得られることになり、 $A$ 、 $B$ 、 $C$ 、 $D$ 信号は常に決まつた出力部10、11から得られることになるから、出力部10、11にゲイン差があつても、奇、偶フィールド間での色信号の色再現性に差異が生ずることがなく、このため、色フリツカが生ずることはない。

第5図は本発明による固体撮像装置の他の実施例を示す構成図であつて、12'は入力端子、20は転送ゲート、21は入力端子であり、第1図に対応する部分には同一符号をつけて重複する説明は省略する。

この実施例は、垂直掃線期間毎に全てのホトダイオードの信号電荷を同時に垂直CCDに読み出すが、1つおきのフィールドにおいて、垂直CCDから水平CCDに信号電荷を転送するときに、2ラインの信号電荷の順次を反転するものである。

以下、第5図のタイミングチャートと第7図とを用いてこの実施例の動作を説明する。

いま、あるフィールド（ここでは、奇フィール

ドとする）の垂直掃線期間内の時刻 $t_1$ において、入力端子12'から転送パルス $\phi$ が供給されると、全てのMOSスイッチ2がオンして全てのホトダイオード1の信号電荷が対応する垂直CCD3のステージ $S_{va}$ に転送される。これにより、第7図例に示すように、夫々の垂直CCD3には、終端のステージ $S_{va}$ から順次のステージ $S_{va}$ にライン1、2、3、……の順番で信号電荷が蓄えられる。

垂直掃線期間経過後、まず時刻 $t_2$ で入力端子16に転送パルス $\phi_{ra}$ が供給され転送ゲート9がオンし、これと同時に入力端子14、15からクロック $\phi_{va}$ 、 $\phi_{vb}$ が供給される。このとき、入力端子21からは $H$ の転送パルス $\phi_{rc}$ は供給されず、転送ゲート20のポテンシャルは転送ゲート9よりも高くなつてゐる。このために、垂直CCD3の終端のステージ $S_{va}$ のライン1の $A_{1a}$ 電荷は転送ゲート9に転送されるが（第7図例）、転送ゲート20には転送されず、水平CCD5のステージ $S_{5a}$ に転送される。これとともに、垂直



## 特開昭62-92587(7)

CCD3の他のラインの信号電荷は、次のステージ $S_{va}$ に転送される。

入力端子14、15からのクロック $\phi_{va}$ 、 $\phi_{vb}$ がなくなると、垂直CCD3のライン2以降の信号電荷はさらに次のステージ $S_{va}$ に転送され、時刻 $t_1$ で入力端子17から転送パルス $\phi_{ra}$ が供給されて転送ゲート8がオンし、入力端子18からクロック $\phi_{na}$ が供給されることにより、第7図(e)に示すように、水平CCD5のステージ $S_{na}$ に蓄えられていたライン1の $A_{1a}$ 電荷は水平CCD4のステージ $S'_{na}$ に転送される。

次に、時刻 $t_1$ で再び入力端子16から転送パルス $\phi_{ra}$ が供給されて転送ゲート9がオンし、また、入力端子14、15からクロック $\phi_{va}$ 、 $\phi_{vb}$ が供給される。これにより、第7図(e)に示すように、垂直CCD3の終段のステージ $S_{va}$ にあつたライン2の $B_{2a}$ 電荷は転送ゲート9に転送されるが、入力端子21から転送パルス $\phi_{re}$ が供給されていないために、この信号電荷は水平CCD5のステージ $S_{na}$ に転送される。これとともに、垂直

CCD3では、ライン3以降の信号電荷は次のステージ $S_{va}$ に転送されるが、入力端子16からの転送パルス $\phi_{ra}$ や入力端子14、15からのクロック $\phi_{va}$ 、 $\phi_{vb}$ がなくなると(時刻 $t_1$ )、これら信号電荷はさらに次のステージ $S_{va}$ に転送される。これにより、第7図(e)に示すように、水平CCD4にはライン1の $A_{1a}$ 電荷が、水平CCD5にはライン2の $B_{2a}$ 電荷が夫々蓄えられ、各垂直CCD3では、終段から順次のステージ $S_{va}$ にライン3、4、5、...の順で信号電荷が蓄えられる。

第7図(e)~(f)に示したかかる一連の動作は水平帰線期間内で行なわれ、次の水平走査期間では、入力端子18、19からのクロック $\phi_{na}$ 、 $\phi_{nb}$ により、水平CCD4でライン1の $A_{1a}$ 電荷が、水平CCD5でライン2の $B_{2a}$ 電荷が水平方向に転送される。かかる水平期間での動作は2ラインの信号電荷について同時に行なわれ、これにより、出力端子6には、奇数番目のラインの信号電荷による(A+C)信号が得られ、出力端子7には、

偶数番目のラインの信号電荷による(B+D)信号が得られる。

次に、偶フィールドにおける動作を説明する。

この場合にも、垂直帰線期間では、入力端子12からの転送パルス $\phi_r$ により(時刻 $t_1$ )、全てのホトダイオード1の信号電荷が対応する垂直CCD3のステージ $S_{va}$ に転送される(第7図(f))。そして、同じ垂直帰線期間内に、奇フィールドにおける上記の動作と同様にして、垂直CCD3の終段のステージ $S_{va}$ に蓄えられたライン1の $A_{1a}$ 電荷が水平CCD4のステージ $S'_{na}$ に転送される(時刻 $t_1$ 、第7図(f))。しかる後、入力端子18、19からクロック $\phi_{na}$ 、 $\phi_{nb}$ が順次供給され、水平CCD4でライン1の $A_{1a}$ 電荷が水平方向に転送される。

以上の動作は垂直帰線期間内で行なわれ、この垂直帰線期間が終ると、水平帰線期間で次の動作が行なわれる。

第7図(f)に示したように、垂直CCD3の終段のステージ $S_{va}$ にライン2の $B_{2a}$ 電荷が蓄えられ

ている状態で、入力端子21から $H^-$ の転送パルス $\phi_{re}$ が供給されて転送ゲート20が低ポテンシャル状態に保持される。この状態において、入力端子16から転送パルス $\phi_{ra}$ が供給され、転送ゲート9のポテンシャルが下降する。これとともに、入力端子14、15からクロック $\phi_{va}$ 、 $\phi_{vb}$ が供給され、垂直CCD3の終段のステージ $S_{va}$ にあるライン2の $B_{2a}$ 電荷は転送ゲート9に蓄えられる。また、垂直CCD3では、他のラインの信号電荷が次のステージ $S_{va}$ に転送され、終段のステージ $S_{va}$ には、ライン3の $A_{3a}$ 電荷が蓄えられる。次いで、入力端子16からの転送パルス $\phi_{ra}$ がなくなつて転送ゲート9のポテンシャルが上昇し、これとともに、入力端子18からクロック $\phi_{na}$ が供給されて水平CCD5のステージ $S_{na}$ のポテンシャルが上昇する。この結果、転送ゲート9に蓄えられているライン2の $B_{2a}$ 電荷は、水平CCD5のステージ $S_{na}$ ではなく、転送ゲート20に転送されて蓄えられる。

次に、入力端子16から転送パルス $\phi_{ra}$ が供給

## 特開昭62-92587(8)

されて転送ゲート9のポテンシャルが低下するとともに、入力端子14から“L”のクロック $\phi_{va}$ が供給されて垂直CCD3のステージ $S_{va}$ のポテンシャルが上昇する。このとき、入力端子15からは“H”のクロック $\phi_{va}$ は供給されないから、垂直CCD3のステージ $S_{va}$ のポテンシャルは高く、このために、垂直CCD3の終段のステージ $S_{va}$ でのみ転送が可能となつて、ライン3の $A_{va}$ 電荷が転送ゲート9に蓄えられる。

以上によつて時刻1.での生じた状態を、第7図(II)に示す。

入力端子16から転送パルス $\phi_{va}$ がなくなり、転送ゲート9のポテンシャルが上昇すると、このとき、入力端子18からのクロック $\phi_{va}$ がなくて水平CCD5のステージ $S_{va}$ のポテンシャルが低いから、転送ゲート9にあるライン3の $A_{va}$ 電荷は水平CCD5のステージ $S_{va}$ に転送される。次いで、入力端子17から転送パルス $\phi_{va}$ が供給されて転送ゲート9がオンし、入力端子18からクロック $\phi_{va}$ が供給されることにより、先に説明し

たステージ $S_{va}$ にあるライン4以降の信号電荷は次のステージ $S_{va}$ に転送され、終段のステージ $S_{va}$ にライン4の $B_{va}$ 電荷が蓄えられる。

かかる動作による時刻1.での状態を第7図(II)に示す。

第7図(II)～(III)の動作は水平補続期間に行なわれ、次の水平査査期間中、水平CCD4でライン3の $A_{va}$ 電荷が、水平CCD5でライン2の $B_{va}$ 電荷が夫々水平転送される。

以下同様に、各水平補続期間毎に、ライン4と5、ライン6と7、……と2ラインずつ第7図(II)～(III)で示した信号電荷の配列順序の反転が行なわれる。これにより、水平CCD4からは奇数番目のラインの信号電荷による(A+C)信号が得られ、水平CCD5からは偶数番目のラインの信号電荷による(B+D)信号が得られる。

以上の動作説明から、奇、偶フィールドにおいて、出力端子6には(A+C)信号が得られ、出力端子7には(B+C)信号が得られる。したがって、この実施例においても、第1図に示した実

例のように、水平CCD5のステージ $S_{va}$ にあるライン3の $A_{va}$ 電荷が水平CCD4のステージ $S'_{va}$ に転送される。

かかる動作による時刻1.での状態を第7図(II)に示す。

次に、入力端子21からの転送パルス $\phi_{va}$ がなくなつて転送ゲート20のポテンシャルが上昇し、次いで、入力端子16から転送パルス $\phi_{va}$ が供給されて転送ゲート9のポテンシャルが低下する。これによつて転送ゲート20にあるライン2の $B_{va}$ 電荷は転送ゲート9に転送される。そして、入力端子16からの転送パルス $\phi_{va}$ がなくなるとともに、転送ゲート9のポテンシャルは上昇し、また、このとき、入力端子18からクロック $\phi_{va}$ が供給されないから、水平CCD5のステージ $S_{va}$ のポテンシャルは低く、このため、転送ゲート9からこれらステージ $S_{va}$ にライン2の $B_{va}$ 電荷が転送される。

これとともに、入力端子14、15からクロック $\phi_{va}$ 、 $\phi_{va}$ が供給され、垂直CCD3のステー

ジ例と同様の効果が得られる。

第8図は本発明による固体撮像装置のさらに他の実施例を示す構成図であつて、22、23は入力端子であり、第5図に対応する部分には同一符号をつけている。

第5図に示した実施例は、水平CCD5と垂直ゲート3との間に転送ゲートを追加し、同時に水平方向に転送すべき2ライン間で信号電荷の水平CCDへの順序を反転するものであつたが、第8図に示すこの実施例は、この順序を水平CCDでもつて行なうようにしたものである。

第8図において、水平CCD4、5は4種の“H”のクロック $\phi_{va}$ 、 $\phi_{va}$ 、 $\phi_{va}$ 、 $\phi_{va}$ によつて駆動される。夫々の水平CCD4、5においては、ステージの4個おき毎に供給されるクロックが異なり、ステージ $S'_{va}$ 、 $S_{va}$ にはクロック $\phi_{va}$ が、ステージ $S'_{va}$ 、 $S_{va}$ にはクロック $\phi_{va}$ が、ステージ $S'_{va}$ 、 $S_{va}$ にはクロック $\phi_{va}$ が、ステージ $S'_{va}$ 、 $S_{va}$ にはクロック $\phi_{va}$ が夫々供給される。また、水平CCD5に対し、水平CCD4は信号

## 特開昭62-92587(9)

電荷転送方向に2ステージだけずれて配置されており、このために、各垂直CCD3から水平CCD5のステージ $S_{na}$ に信号電荷が転送されるとすると、水平CCD5から水平CCD4への信号電荷転送は、水平CCD5のクロック $\phi_{na}$ が供給されるステージ $S_{na}$ から水平CCD4のクロック $\phi_{nc}$ が供給されるステージ $S'_{nc}$ へ行なわれることになる。

なお、第8図においては、説明を簡明にするために、第1図や第5図で示した転送ゲート8、9を省略している。

次に、第9図のタイミングチャートと第10図を用いてこの実施例の動作を説明する。

まず、一方のフィールド期間（ここでは、奇フィールド期間とする）の垂直帰線期間において、第5図に示した実施例と同様に、入力端子12'からの転送パルス $\phi_{12}$ により、全てのホトダイオード1の信号電荷が対応する垂直CCD3のステージ $S_{va}$ に転送される（時刻 $t_1$ 、第10図(a)）。そして、この垂直帰線期間経過後の水平掃線期間

において、入力端子18、22から $\phi_{18}$ のクロックが供給されて水平CCD4、5のステージ $S'_{nc}$ 、 $S_{na}$ のポテンシャルが低下し、これとともに、入力端子14、15からクロック $\phi_{va}$ 、 $\phi_{va}$ が供給されて、垂直CCD3の終段のステージ $S_{va}$ にあるライン1の $A_{1a}$ 電荷が水平CCD5のステージ $S_{na}$ を介して水平CCD4のステージ $S'_{nc}$ に転送される。また、垂直CCD3の他のステージ $S_{va}$ の信号電荷は次のステージ $S_{va}$ に転送され、終段のステージ $S_{va}$ には、ライン2の $B_{2a}$ 電荷が蓄えられる。

この動作に伴う時刻 $t_2$ での状態を第10図(b)に示す。

次に、入力端子18のみからクロック $\phi_{na}$ が供給され、水平CCD5のステージ $S_{na}$ のポテンシャルが低下する。これとともに、入力端子14、15からクロック $\phi_{va}$ 、 $\phi_{va}$ が供給され、垂直CCD3の終段のステージ $S_{va}$ におけるライン2の $B_{2a}$ 電荷が水平CCD5のステージ $S_{na}$ に転送される。また、垂直CCD3の他のステージ $S_{va}$ の

信号電荷は次のステージ $S_{va}$ に転送され、終段のステージ $S_{va}$ にライン3の $A_{3a}$ 電荷が蓄えられる。

この動作に伴う時刻 $t_3$ での状態を第10図(c)に示す。

次に、入力端子23のみからクロック $\phi_{na}$ を供給する。これにより、水平CCD4、5のステージ $S'_{nc}$ 、 $S_{na}$ のポテンシャルは低下し、このとき、水平CCD4、5のステージ $S'_{nc}$ 、 $S_{na}$ のポテンシャルは高いから、水平CCD4においては、ステージ $S'_{nc}$ にあるライン1の $A_{1a}$ 電荷が次のステージ $S'_{na}$ に転送され、水平CCD5においては、ステージ $S_{na}$ にあるライン2の $B_{2a}$ 電荷が直前のステージ $S_{na}$ に逆転送される。次いで、入力端子22のみにクロック $\phi_{nc}$ が供給される。このために、水平CCD4、5のステージ $S'_{nc}$ 、 $S_{nc}$ のポテンシャルは低下し、このとき、これらのステージ $S'_{na}$ 、 $S_{na}$ のポテンシャルは高いので、夫々のステージ $S'_{na}$ 、 $S_{na}$ にあるライン1、2の信号電荷はその直前のステージ $S'_{nc}$ 、 $S_{nc}$ に逆転送される。

この結果、かかる動作が行なわれた時刻 $t_4$ においては、第10図(d)に示すように、水平CCD4のステージ $S'_{nc}$ にライン1の $A_{1a}$ 電荷が、水平CCD5のステージ $S_{nc}$ にライン2の $B_{2a}$ 電荷が夫々蓄えられる。

以上の第10図(b)～(d)に示した一連の動作は水平帰線期間に行なわれ、次の水平走査期間では、入力端子23、18、19、22の順でクロック $\phi_{na}$ 、 $\phi_{na}$ 、 $\phi_{na}$ 、 $\phi_{nc}$ が繰り返し供給され、水平CCD4でライン1の信号電荷が、水平CCD5でライン2の信号電荷が水平方向に転送される。

以上の水平期間の動作は、ライン3と4、ライン5と6、……と2ライン毎に行なわれ、したがって、水平CCD4からは奇数番目のラインの信号電荷による(A+C)信号が、また、水平CCD5から偶数番目のラインの信号電荷による(B+C)信号が得られる。

次に、他方のフィールド期間（すなわち、偶フィールド）における動作を説明する。

この場合も、上記と同様に垂直帰線期間に全て

## 特開昭62-92587(10)

のホトダイオード1の信号電荷が対応する垂直C C D 3に同時に読み出されるが(時刻t<sub>1</sub>、第10図(e))、この垂直掃線期間にさらに次の動作が行なわれる。

まず、入力端子18、22から夫々クロックφ<sub>18</sub>、φ<sub>22</sub>が供給され、また、入力端子14、15からクロックφ<sub>14</sub>、φ<sub>15</sub>が供給されることにより、先の奇フィールドの場合と同様にして、水平C C D 4のステージS'<sub>4</sub>にライン1のA<sub>1</sub>電荷が転送され、第10図(f)に示す状態と同じ状態となる(時刻t<sub>2</sub>、第10図(f))。そして、入力端子23、18、19、22の順でクロックφ<sub>23</sub>、φ<sub>18</sub>、φ<sub>19</sub>、φ<sub>22</sub>が繰り返し供給され、水平C C D 4でライン1の信号電荷が水平方向に転送されて排出される。

以上の動作が垂直掃線期間に行なわれ、これにより、垂直C C D 3の終段のステージS<sub>3</sub>には、ライン2のB<sub>2</sub>電荷が蓄えられている。

垂直掃線期間経過後の水平掃線期間では、次の動作が行なわれる。

まず、入力端子18にクロックφ<sub>18</sub>が供給され、

かかる動作に伴う時刻t<sub>3</sub>での状態を第10図(h)に示す。

以上の動作が水平掃線期間内で行なわれ、水平C C D 4にはライン3のA<sub>3</sub>電荷がステージS'<sub>4</sub>に蓄えられ、水平C C D 5にはライン2のB<sub>2</sub>電荷がステージS<sub>5</sub>に蓄えられ、次の水平走査期間で夫々の信号電荷が水平方向に転送される。

以上の水平期間での動作は、ライン4と5、ライン6と7、……の順で2ラインずつ行なわれる。この結果、奇フィールド期間と同様に、出力端子6には、奇数番目のラインの信号電荷による(A+C)信号が得られ、出力端子7には、偶数番目のラインの信号電荷による(B+C)信号が得られることになる。

以上、本発明の実施例を説明したが、本発明はこれら実施例のみに限定されるものではない。たとえば、ホトダイオードに設ける色フィルタの種類やそれらの配置は、カラービデオ信号が得られるような任意のものとすることができ、また、水平C C Dも3個以上としてもよい。

これとともに入力端子14、15にクロックφ<sub>14</sub>、φ<sub>15</sub>が供給されて、垂直C C D 3の終段のステージS<sub>3</sub>にあるライン2のB<sub>2</sub>電荷が水平C C D 5のステージS<sub>5</sub>に転送される。

この動作に伴う時刻t<sub>2</sub>での状態を第10図(g)に示す。

次に、入力端子23のみからクロックφ<sub>23</sub>が供給され、水平C C D 5のステージS<sub>5</sub>にあるライン2のB<sub>2</sub>電荷は直前のステージS<sub>4</sub>に逆転送され、さらに、入力端子22のみにクロックφ<sub>22</sub>が供給されて、このステージS<sub>4</sub>にあるライン2のB<sub>2</sub>電荷がさらに直前のステージS<sub>3</sub>に逆転送される。

かかる動作に伴う時刻t<sub>3</sub>での状態を第10図(h)に示す。

次に、入力端子18、22からクロックφ<sub>18</sub>、φ<sub>22</sub>が供給されるとともに、入力端子14、15からクロックφ<sub>14</sub>、φ<sub>15</sub>が供給され、垂直C C D 3の終段のステージS<sub>3</sub>にあるライン3のA<sub>3</sub>電荷が水平C C D 4のステージS'<sub>4</sub>に供給される。

## (発明の効果)

以上説明したように、本発明によれば、水平C C Dで信号電荷転送される2ラインの組み合わせがフィールド毎に異なっても、夫々の水平C C Dでは常に同一の分光感度の光電変換素子からの信号電荷が転送されるから、該水平C C Dの出力部のゲインの差異による影響が回避でき、フィールド毎の色再現性が等しくなつて色フリッカを生ずることがなく、再生画像の画質を大幅に高めるといふ優れた効果が得られる。

## 4. 図面の簡単な説明

第1図は本発明による固体撮像装置の一実施例を示す構成図、第2図は色フィルタの配置例を示す模式図、第3図は第1図の各入力端子に供給されるパルスのタイミングチャート、第4図は第1図での信号電荷の転送順序を示す動作説明図、第5図は本発明による固体撮像装置の他の実施例を示す構成図、第6図は第5図の各入力端子に供給されるパルスのタイミングチャート、第7図は第5図での信号電荷の転送順序を示す動作説明図、

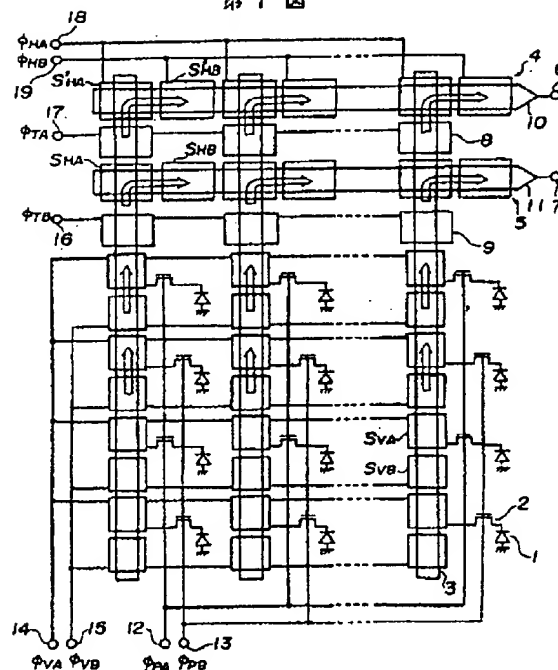
特開昭62-92587 (11)

第8図は本発明による固体撮像装置のさらに他の実施例を示す構成図、第9図は第8図の各入力端子から供給されるパルスのタイミングチャート、第10図は第8図での信号電荷の転送順序を示す動作説明図、第11図は従来の固体撮像装置の動作説明図である。

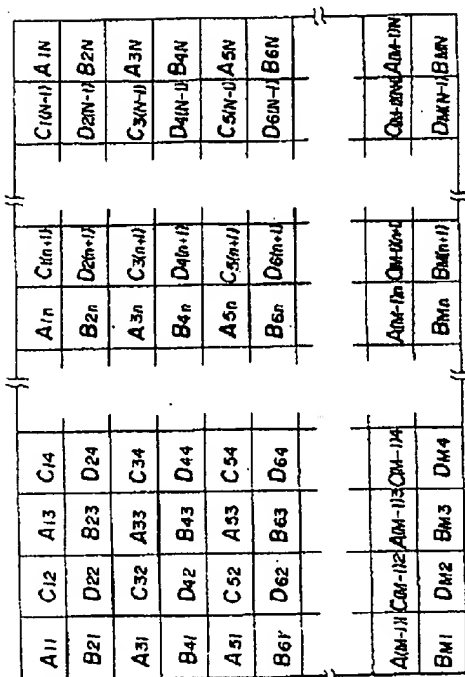
1...光電変換素子、3...垂直方向電荷転送素子、4、5...水平方向電荷転送素子、6、7...出力端子、8、9...転送ゲート、10、11...出力部、20...転送ゲート。

代理人 弁理士 武 順次郎 (外1名)

第1図



第2図



第3図

